



①9 BUNDESREPUBLIK
DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑫ Offenlegungsschrift
⑩ DE 195 11 774 A 1

⑤1 Int. Cl.⁸:
G 11 C 21/00

⑳ Aktenzeichen: 195 11 774.3
㉑ Anmeldetag: 30. 3. 95
㉒ Offenlegungstag: 2. 10. 98

DE 195 11 774 A 1

㉑1 Anmelder:
Siemens AG, 80333 München, DE

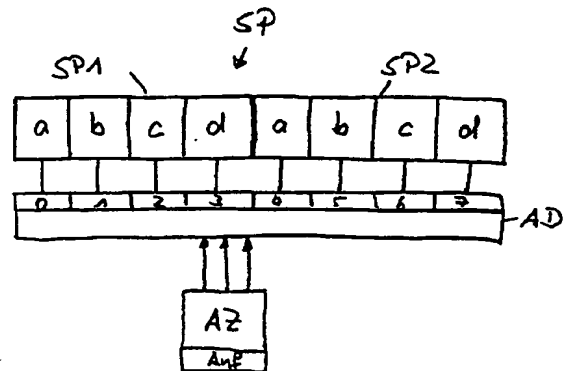
㉑2 Erfinder:
Hein, Sören, Dr., 80538 München, DE

㉑3 Entgegenhaltungen:
JP 55-87998 A in: Patents Abstracts of Japan, P-22,
Vol. 4, No. 110, 8.8.1980;

Prüfungsantrag gem. § 44 PatG ist gestellt

㉑4 Speicheranordnung mit einem als Ringspeicher betreibbaren Speicher

㉑5 Bei einer Speicheranordnung mit einem als Ringspeicher betreibbaren Speicher (SP), einem diesem zugeordneten Adreßdekoder (AD) und einem den Adreßdekoder (AD) ansteuernden Adreßzähler (AZ) mit einstellbarem Anfangswert weist der Speicher (SP) zumindest einen ersten Speicherbereich (SP1) und einen zweiten Speicherbereich (SP2) auf. Den Speicherbereichen sind aufeinanderfolgende Adreßbereiche des Speichers (SP) zugeordnet, wobei im ersten (SP1) und im zweiten (SP2) Speicherbereich dieselben Daten (a, b, c, d) in derselben Reihenfolge abgespeichert sind.



DE 195 11 774 A 1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

BUNDESDRUCKEREI 08. 96 802 040/382

4/24

Bei der Verarbeitung digitaler Daten kommt es häufig vor, daß in einem bestimmten Speicherbereich eines Speichers abgespeicherte Daten um eine vorgegebene Anzahl von Daten geschoben werden müssen. Dies ist beispielsweise der Fall, wenn ein Ereignis, wie beispielsweise ein Bild oder eine Tonfolge, aus einem aktuellen Ereignis und aus mehreren vorhergehenden Ereignissen, die gewichtet sein können, ermittelt werden. In einem Speicherbereich stehen dann eine Anzahl Ereignisse, die geschoben werden, so daß das älteste Ereignis wegfällt und somit dann ein aktuelles Ereignis abgespeichert werden kann. Eine solche Schiebeoperation dauert entweder eine Anzahl Schiebetakte oder im Falle einer softwaremäßigen Steuerung des Schreibvorgangs einen Schleifendurchlauf des Steuerprogramms.

Um dies zu vermeiden, werden Ringspeicher benutzt, beziehungsweise es wird durch Verwendung eines Modulo-Adreßzählers mit einstellbarer Anfangsadresse ein Ringspeicher emuliert. Der Adreßzähler steuert einen Adreßdecoder an, der aus der zugeführten Adresse den Speicherplatz im Speicher ermittelt.

Ein Beispiel eines solchen Ringspeichers ist in Fig. 2 dargestellt. Dort werden die Inhalte a, b, c, d von vier Speicherplätzen 0, 1, 2, 3 eines Speichers SP mittels eines Adreßdecoders AD ausgelesen. Dieser wird von einem Adreßzähler MAZ mit Adressen versorgt und steuert abhängig von der zugeführten Adresse einen der Speicherplätze 0, 1, 2, 3 an. Der Adreßzähler MAZ ist als Modulo-4-Zähler mit einstellbarem Anfangswert Anf ausgeführt. Wenn beispielsweise die Anfangsadresse 2 sein soll, so erzeugt er nacheinander die Adressen 2, 3, 0, 1, so daß die Inhalte der Speicherplätze in der Reihenfolge c, d, a, b ausgelesen werden. Ein Modulozähler ist jedoch aufwendiger als ein üblicher Adreßzähler. Bei Realisierung des Adreßzählers mittels eines Mikroprozessors wären Modulo-Operationen nötig, die nicht im Befehlssatz jedes Mikroprozessors vorgesehen sind und deshalb durch mehrere Befehle erzeugt werden müssen, was im Ablauf einer Adreßerzeugung viel Zeit kostet und unter Umständen über die Möglichkeit einer Implementierung entscheiden kann.

Das Problem vorliegender Erfindung ist es also, eine Speicheranordnung anzugeben, die einfach aufgebaut ist und ohne Zeitverlust ausgelesen werden kann.

Das Problem wird durch eine Speicheranordnung mit einem als Ringspeicher betreibbaren Speicher, einem diesem zugeordneten Adreßdecoder und einem den Adreßdecoder ansteuernden Adreßzähler mit einstellbarem Anfangswert gelöst, wobei der Speicher zumindest einen ersten Speicherbereich und einen zweiten Speicherbereich aufweist, denen aufeinanderfolgende Adreßbereiche des Speichers zugeordnet sind und wobei im ersten und im zweiten Speicherbereich dieselben Daten in derselben Reihenfolge abgespeichert sind.

Bei der erfindungsgemäßen Speicheranordnung wird zwar ein doppelt so großer Speicherbereich benötigt, jedoch wird dieser Nachteil, insbesondere bei zeitkritischen Anwendungen, durch die schnellere Adreßermittlung in erfinderischer Weise mehr als wettgemacht.

Die Erfindung soll nachfolgend anhand eines Ausführungsbeispiels mit Hilfe einer Figur näher erläutert werden. Dabei zeigt:

Fig. 1 ein Blockschaltbild einer erfindungsgemäßen Speicheranordnung und

Fig. 2 eine Speicheranordnung nach dem Stand der Technik.

Die Fig. 1 zeigt eine Speicheranordnung mit einem Speicher SP, von dem zwei Speicherbereiche SP1 und SP2 dargestellt sind. Der erste Speicherbereich SP1 umfaßt in diesem Beispiel vier Speicherplätze, in denen Daten a, b, c, d abgespeichert sind. Neben dem ersten Speicherbereich SP1 gibt es einen zweiten Speicherbereich SP2, der dieselbe Anzahl Speicherplätze umfaßt und in dem ebenfalls die Daten a, b, c, d abgespeichert sind. Die Speicherplätze, in die eingeschrieben oder aus denen ausgelesen werden soll, werden von einem Adreßdecoder AD ausgewählt. In dem in der Fig. 1 dargestellten Beispiel ist angenommen, daß den Speicherplätzen des ersten Speicherbereichs SP1 die Adressen 0 bis 3 und den Speicherplätzen des zweiten Speicherbereichs SP2 die Adressen 4 bis 7 zugeordnet sind. Wesentlich für die Erfindung ist, daß der erste Speicherbereich SP1 und der zweite Speicherbereich SP2 aufeinanderfolgenden Adreßbereichen des Speichers zugeordnet sind. Der Adreßdecoder AD wird von einem Adreßzähler AZ mit einstellbarer Anfangsadresse Anf angesteuert. Der Adreßdecoder AD wählt demnach einen der vom Adreßzähler AZ gelieferten Adresse entsprechenden Speicherplatz aus, um dessen Inhalt auszulesen oder dort ein neues Datum einzuschreiben. Wäre nun die Anfangsadresse Anf des Adreßzählers AZ beispielsweise auf 2 eingestellt, so würde der Adreßzähler Az nacheinander die Adressen 2, 3, 4, 5 erzeugen und somit gemäß der Darstellung in Fig. 1 die Daten c, d, a, b aus dem Speicher auslesen, wobei die Daten c, d aus dem ersten Speicherbereich SP1 und die Daten a, b aus dem zweiten Speicherbereich SP2 stammen. Durch diese erfindungsgemäße Speicheranordnung kann somit ein Ringzähler emuliert werden, ohne daß ein Modulozähler notwendig ist. Dies ist besonders dann von Vorteil, wenn der Adreßzähler Bestandteil eines Mikroprozessors ist, das heißt also, wenn die Adressen von einem Mikroprozessor mittels eines Programms erzeugt werden. Durch die erfindungsgemäße Speicheranordnung entfällt damit eine Modulo-Operation, die in einfachen und billigen Mikroprozessoren nicht als spezieller Befehl vorhanden ist, sondern durch mehrere Befehle und damit im Programmablauf sehr zeitaufwendig erzeugt werden muß.

Patentansprüche

1. Speicheranordnung mit einem als Ringspeicher betreibbaren Speicher (SP), einem diesem zugeordneten Adreßdecoder (AD) und einem den Adreßdecoder (AD) ansteuernden Adreßzähler (AZ) mit einstellbarem Anfangswert, dadurch gekennzeichnet, daß der Speicher (SP) zumindest einen ersten Speicherbereich (SP1) und einen zweiten Speicherbereich (SP2) aufweist, denen aufeinanderfolgende Adreßbereiche des Speichers (SP) zugeordnet sind und daß im ersten (SP1) und im zweiten (SP2) Speicherbereich dieselben Daten (a, b, c, d) in derselben Reihenfolge abgespeichert sind.
2. Speicheranordnung nach Anspruch 1, dadurch gekennzeichnet, daß der Adreßzähler (AZ) Bestandteil eines Mikroprozessors ist.

Hierzu 1 Seite(n) Zeichnungen

Best Available Copy

- Leerseite -

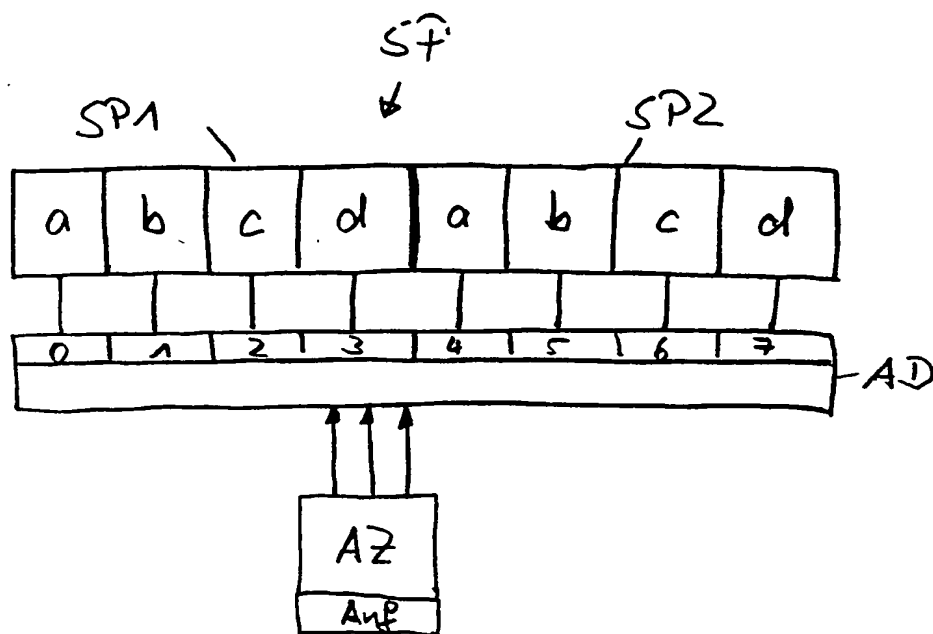


Fig 1

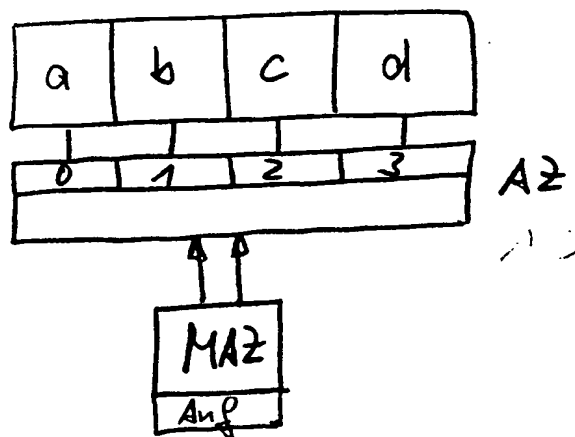


Fig 2